Polaris

PL801C 数据手册

DS-PL801C- V1.6.6

2026/7/31

本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com

目录

目录 2
1. 特性 4
2. 综述 6
3. 引脚描述 7
4. 外设接口 9
4.1 输入与输出引脚 9
4.2 UART 9
4.3 I2C 9
4.4 PPS 秒脉冲输出 10
4.5 时间同步输入 10
5. 接口协议 11
5.1 NMEA 消息 11
5.2 二进制消息 11
5.3 RTCM3.X 消息 11
6. 电源管理 12
6.1 内部电源方案 12
6.2 工作模式 12
6.3 启动流程 13
6.4 复位 13
7. 硬件参考设计 15
7.1 应用设计建议 15
7.1.1 系统供电 15
7.1.2 时钟晶体 15
7.1.3 射频通路 16
7.1.4 IO 与接口 16

本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com

7.1.5 其他注意事项 16
7.1.6 参考器件选型表 17
7.1.7 应用原理图 19
7.2 PCB Layout 建议 20
8. 模拟功能 23
8.1 GNSS 射频接收器 23
8.2 晶体振荡器 23
9. 数字功能 24
9.1 看门狗 24
9.2 计时器 24
10. 电气特性指标 25
10.1 最大绝对额定值 25
10.2 建议工作条件 25
10.3 直流电气特性 26
10.4 晶体和参考时钟指标 26
10.5 ESD 指标 26
11. 封装信息 28
12. 订单信息 30
修订历史 31

本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com

1.特性

GNSS 部分

- 96 个跟踪通道以及专用的搜索引擎
- L1 频点支持 GPS L1, Beidou B1I, Beidou B1C
- 冷启动灵敏度: -148 dBm
- 热启动灵敏度: -159 dBm
- 重捕获灵敏度: -159 dBm
- 跟踪灵敏度: -165 dBm
- 更新频率: 1 ~ 10 Hz
- 水平定位精度: 1.5 m CEP
- 地速精度: 0.1 m/s CEP
- 冷启动首次定位时间: 28 s
- AGPS 首次定位时间: 1.5 s
- 热启动定位时间: 1.0 s
- 加速度: <=4G
- 速度: <=500m/s
- 高度: 20000m
- 支持 AGPS
- 支持 NMEA0183

处理器和存储器

- 32-bit DSP/MCU
- 单精度浮点运算支持
- RAM/ROM(无内置 Flash 存储功能)
- 8KB Retention RAM
- 32 KB Cache
- 32-bit eFuse
- 可用于调试的 UART/JTAG

时钟方案

- 外部振荡电路: 26 MHz TCXO

本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com

- 内部振荡电路: 配合 26 MHz 晶体的振荡电路 (X26M), 配合 32 kHz 晶体的振荡电路 (X32K) 和环阵振荡电路 (ROSC32K)
- 175 MHz PLL

供电方案

- 1.7 to 3.6V VDD_BAT 主电源供电
- 内置上电复位 (POR) 和欠压复位逻辑 (BOD)
- 内置多个 LDO
- 功耗:
  - 连续跟踪模式: 90 mA

外设接口

- 3 GPIOs
- 1x UART
- 1x I2C
- 1x 硬件看门狗
- 2x 通用 32 位计数器
- 1x 低功耗 RTC 计数器

封装

- CSP 封装, 1.62 mm x 1.62 mm
- 工作温度范围: -40 to +85°C

本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com

2. 综述

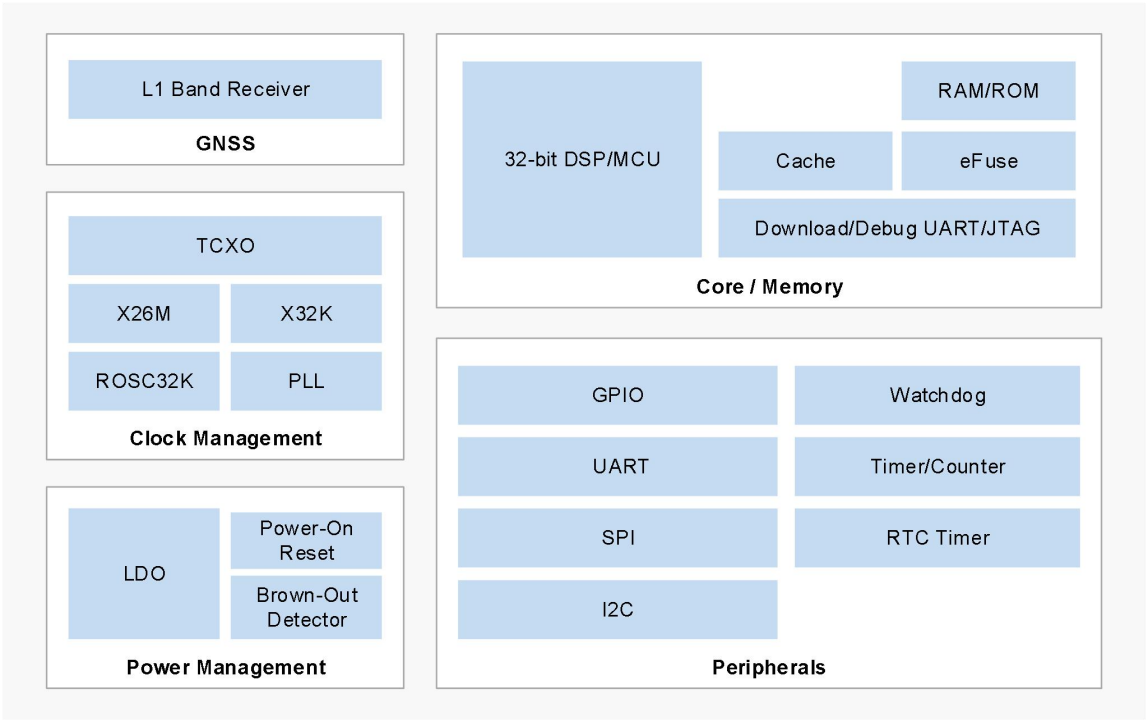
PL801C 是全集成的单芯片 L1 频段 GNSS 解决方案，专为需要小尺寸封装、高性能、低成本、低功耗的应用而设计。其可以实现优化的多模式信号跟踪。同时其实现了先进的抗多径和抗干扰射频前端，显著提高了实际定位和 TTFF 性能。

PL801C 采用先进的一体化设计技术以及先进封装工艺，显著降低了芯片的封装尺寸。

PL801C 具有低功耗，高性能的特点，是很多产品应用的理想选择，尤其适用于跟踪器、物联网、GNSS 模块、无人机和汽车导航。

Figure 2-1 显示了 PL801C 的整体结构框图。

Figure 2-1 PL801C 系统结构框图



本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com

3. 引脚描述

PL801C 使用 1.62x1.62mm、16 引脚 CSP 封装。Figure 3-1 显示了 CSP 封装的引脚分配。

Table 3-1 描述了 CSP 16PIN 封装的引脚定义与说明（顺序按照 Top View）。

Figure 3-1 CSP16 引脚分配图

	1	2	3	4
A	GPIO2	RSTN	RF_IN	GND_R
B	V_CORE	GPIO0	GND_A	V_SYS
C	VDD_BAT	GND_D	VDD_BCKP	XI
D	VDD_IO	GPIO1	RTC_I	GND

Table 3-1 CSP16 引脚定义

编号 #	名称	I/O	类型	描述
A1	GPIO2	I/O	数字	• GPIO2 • I2C_SCL • UART1_RX
B1	V_CORE	-	模拟输出	Core LDO 输出
C1	VDD_BAT	-	模拟输入	主电源供电输入
D1	VDD_IO	-	模拟输入	IO 电源供电输入
A2	RST_N	-	模拟输入	系统复位引脚，正常工作时悬空或者拉高，接地复位。
B2	GPIO0	I/O	数字	• GPIO0 • PPS • Time Sync In
C2	GND_D	-	GND	数字接地
D2	GPIO1	I/O	数字	• GPIO1 • I2C_SDA • UART1_TX
A3	RF_IN	-	模拟输入	L1 射频输入
B3	GND_A	-	GND	模拟接地
C3	VDD_BCKP	-	模拟输入	备份电源输入

本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com

D3	RTC_I	-	模拟输出	32K 晶体输入
A4	GND_R	-	GND	模拟接地
B4	V_SYS	-	模拟输出	Sys LDO 输出
C4	XI	-	模拟输入	26 MHz 时钟信号输入
D4	GND	-	GND	接地

本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com

4. 外设接口

4.1 输入与输出引脚

PL801C 共有 3 个数字 IO 引脚。所有 IO 引脚在启动期间默认设置为 GPIO。启动后部分 IO 引脚被设置为具有不同功能的外设接口，例如 UART、I2C 等。每个 GPIO 都可以配置为输入或输出。

所有 IO 均由引脚 VDD_IO 供电并独立于 VDD_BAT 主电源。PL801C 可以在 1.8 V、2.5 V 或 3.3 V 电平下工作，IO 的工作电平由 VDD_IO 电平决定。如果 VDD_IO 电压失效，芯片有可能将进入 Sleep 模式。

所有 GPIO 引脚都可以设置为唤醒源将内部 DSP 从 Sleep 模式唤醒。在 Sleep 模式下，预设 GPIO 上的任何电平高低变化都可以触发唤醒到 Active 模式的过程。

4.2 UART

PL801C 有 1 个通用异步接收器/发送器 (UART) 接口，可以最高达 6 Mbps 的波特率提供全双工、异步串行通信。它们支持 5/6/7/8 位数据，以及偶数、奇数和无奇偶校验。停止位可以是 1 位或 2 位。

在启动过程和默认的固件设置中，UART1 配置为：波特率 115200(部分固件配置为 9600)，8 位，无奇偶校验，1 个停止位。用户可以通过接口命令更改 UART1 的配置。但是在启动过程期间的 UART1 配置无法修改。

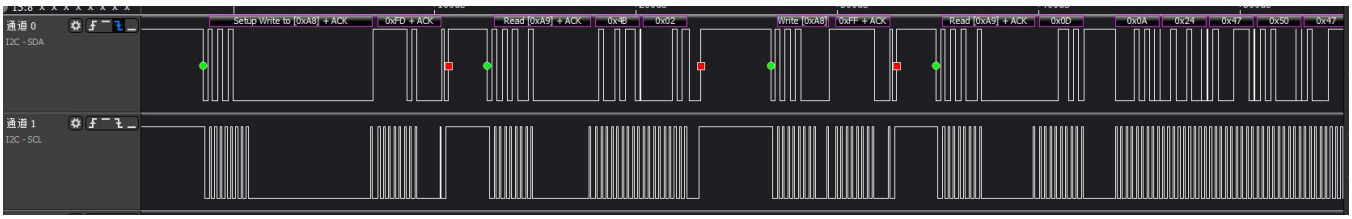
4.3 I2C

PL801C 包括一个内部的 I2C 接口，可提供比特率高达 400kbps 的 I2C 通信。默认 I2C 引脚为 GPIO2 SCL、GPIO1 SDA。

需要外部的 3.3K-5K 左右上拉电阻对 SCL 以及 SDA 进行上拉。

PL801C I2C 作为 slave 设备时，寻址地址为 0xA8，外部主机 I2C master 向 PL801C slave 0xFD 地址读取 2bytes 数据，作为后续外部主机访问 PL801C 的接收数据长度（注意接收长度低地址在前），当接收长度不为 0 时，外部主机 master 从 PL801C slave 0xFF 地址上读取有效长度数据。Figure4-1 为外部主机做 I2C master 从 PL801C I2C slave 获取发送长度 0x024B byte 的示例。

Figure 4- 1 I2C 通信示例



本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com

4.4 PPS 秒脉冲输出

PL801C 提供一个 GPIO 引脚（GPIO0）用于 1PPS 秒脉冲输出可以用于授时等功能。默认 1PPS 输出为每秒 1ms 高电平有效。 1PPS 输出的精度 RMS 误差 < 20ns。

4.5 时间同步输入

PL801C 提供一个 GPIO 引脚（GPIO0）用于时间同步输入，通过输入高电平的时序来指示芯片确定的事件，例如进行射频干扰协调。这些同步电平的定时分辨率 < 0.02 μs，高电平宽度必须 > 0.1 μs。

本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com

5. 接口协议

PL801C 支持 3 种接口协议：NMEA0183（包含类似格式的明文交互命令）、私有二进制协议和 RTCM3.X。详细的接口协议规范请参考《BK166X 系列接口规范》。所有 3 种协议都可以共同从一个 UART 端口进行配置和发收，输出常用的波特率为 9600，115200，230400，460800，961200 等。

PL801C 的默认输出波特率为 115200，输出频率为 1Hz，输出 GGA，GSA，GSV，RMC 语句，其中 GSV 输出为 GPS，Galileo，Beidou B1C，Beidou B1I， Glonass 五系统的卫星信息。还有一种出厂配置输出波特率为 9600，输出频率为 1Hz，输出 GGA，GSA，GSV，RMC 语句，由于波特率受限其中的 GSV 语句配置可能仅输出 GPS 和 Beidou B1I 等少量信息。

Table 5- 1 建议的输出 UART 波特率配置

	1Hz	5Hz	10Hz
NMEA	115200	230400	460800

5.1 NMEA 消息

有三种 NMEA 消息类型。

第一种是 NMEA0183 标准定义的标准 NMEA 消息，目前支持“GGA”、“GSA”、“GSV”、“RMC”消息。

第二种是私有的类似 NMEA（有差异）的明文命令，主要用于设置接收机的常用配置。

第三种是仅适用于 BK166X 接收器的专有信息消息包括 “POCNR”、“POCFG”、“POCLK”消息。

5.2 二进制消息

PL801C 支持私有二进制协议，其有多种用途，包括配置和交互数据信息。详细的二进制消息使用请参考《BK166X 系列接口规范》。所有私有二进制协议数据包都以 2 字节同步字“BK”开头，其后面为 CRC，数据类型，数据长度和数据包主体。

5.3 RTCM3.X 消息

PL801C 仅支持输入 RTCM3.X 作为星历输入使用。

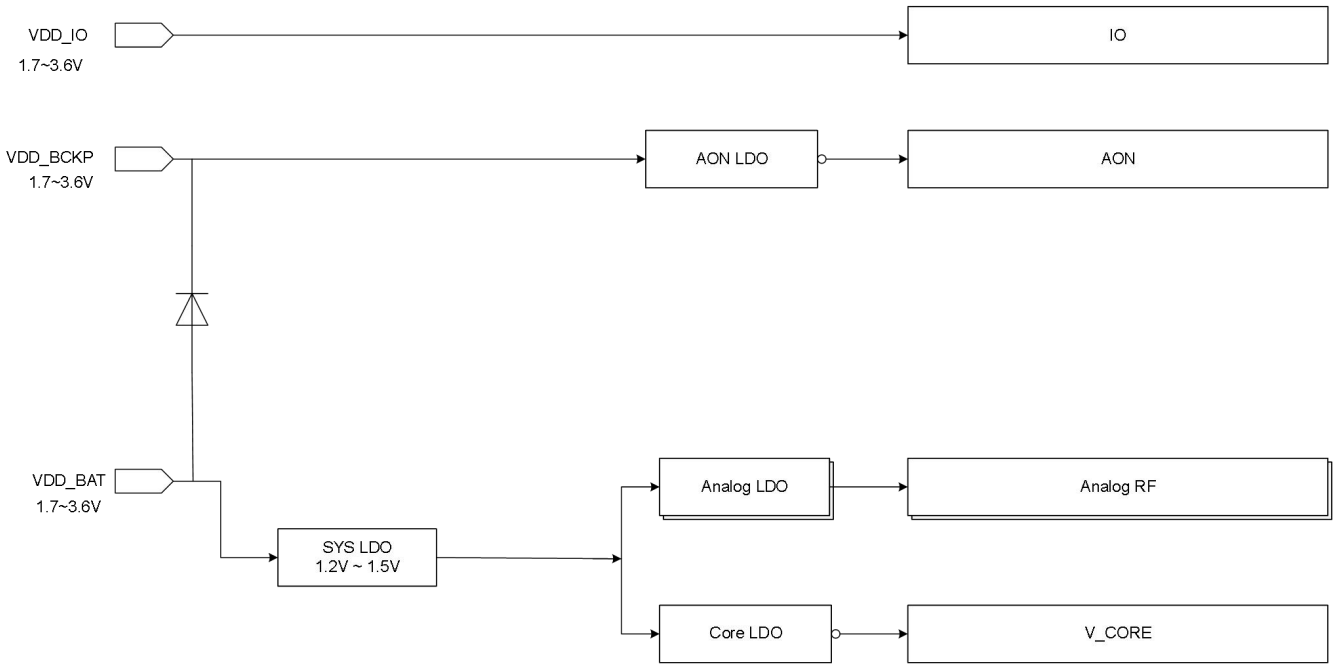
本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com

6. 电源管理

6.1 内部电源方案

芯片内部的电源方案基本如 Figure 6-1 所示，PL801C 主要通过 LDO 内置供电方式供电。固件的默认配置支持 VDD_BAT 电压范围 1.7V-3.6V。

Figure 6- 1 芯片内部电源方案示意图



6.2 工作模式

PL801C 支持两种功耗模式，分别是 Sleep 模式和 Active 模式。

Sleep 模式——在这种模式下，DSP 核心、所有数字逻辑(RTC Always-On 逻辑除外)和模拟/RF 电路的主要部分将停止工作，并关闭电源，因此总电流可以达到最低。在此模式下，只有 GPIO 和 RTC 定时器可以将系统唤醒到 Active 模式。

在 Sleep 模式下，GNSS 参考时间将在 RTC 计时器中运行。星历等 GNSS 数据会定期保存到 flash 中，以实现快速启动。如果有 AGNSS/AGPS，时间和星历将被下载到 PL801C，所以如果有 AGNSS/AGPS 或者不关心热启动 TTFF，则无需切换到 Sleep 模式，在不需要使用定位功能时不提供备份电源并关闭 PL801C 电源即可。

本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com

PL801C 可以通过软件和硬件从 Active 模式切换到 Sleep 模式。

在软件方式下，当 PL801C 收到主机休眠命令并从 Active 模式切换到 Sleep 模式时，VDD_BAT、VDD_IO 应保持供电状态。 PL801C 进入 Sleep 模式后，可以进一步关闭 VDD_BAT 和 VDD_IO 来省电，但此时需要保证 VDD_BCKP 处于供电状态，该状态下休眠电流约 10μA(@3.3V)。

在硬件方式下，如果 PL801C 处于 Active 模式，且 VDD_BAT、VDD_IO 断电，VDD_BCKP 保持高电平有效。 PL801C 将自动切换到睡眠模式。

当 PL801C 从休眠模式唤醒时(由 RTC 定时器或 GPIO 触发)，VDD_BAT 和 VDD_IO 必须保持激活状态。

Active 模式——DSP 核心处于活动状态且所有外设均可用的正常操作模式。

6.3 启动流程

VDD_BAT 主电源上电后，上电复位 POR 将会释放，V_SYS、V_TCXO、V_BI、V_CORE、V_ANT 等电压输出均会满足 10.3 章节规范。VDD_IO 的上电时间不能晚于 VDD_BAT 主电源上电开始 20ms。

从确保系统稳定性的角度，VDD_BAT 主电源上电时，建议的上电时序要求如下：

1：芯片电源 VDD_BAT 上电起始低电平建议低于 0.5V。

2：芯片上电 VDD_BAT 电源坡道必须单调，不要有平缓处

3：VDD_BAT 上电的下冲和振铃一般小于 250mV。

4：VDD_BAT 上电，从 10%~90%上升时间一般需要小于 300us 并且大于 50us。

5：VDD_BAT 上电间隔时间，VDD_BAT 电压低于 0.5V 后，到下一次 VDD_BAT 上电，间隔时间建议大于 400ms。典型的启动序列电流约为 5mA，如果在明显小于(如 1mA 以下)或者明显大于(如 8mA 以上)则需要检测硬件电路是否正常连接。稍后 UART0 TX 会自动发送 NMEA 信息表示启动成功。

6.4 复位

复位可由以下来源触发：上电复位、掉电复位、看门狗复位、RST_N 引脚上低电平和软件复位。

系统上电复位或 RST_N 低电平有效可以将整个芯片（核心和 Always-On 电源域，但不包括 RTC）复位到初始状态。看门狗和软件复位对主要模块的复位效果是一样的，它们中的任何一个都可以将整个芯片除了 Always-On 逻辑复位到初始状态。

RST_N 引脚通过芯片内部约 50K 欧姆的上拉电阻由 VDD_BCKP 上拉。

通过外部 RST_N 引脚拉低进行复位，需要至少保证 60ms RST_N 处于拉低状态。RST_N 的复位有效电平要求如下表。

本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com

Parameter	Min	Typ	Max
Reset enable voltage	0V		0.2*VDD_BCKP
Reset release voltage	0.7*VDD_BCKP		3.6 V

本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com

7. 硬件参考设计

7.1 应用设计建议

应用建议见下面的具体说明部分内容。后面给出了几种典型应用的原理图。

典型应用的原理图中的外围元器件选型可以参考表 Table 7-1。

PL801C 芯片上板应用原理图如 Figure 7-1， PL801C 模块外围应用原理图如 Figure 7-2。

7.1.1 系统供电

PL801C 主要的内置供电方式为 LDO 供电。固件的默认配置支持 VDD_BAT 电压范围 1.7V-3.6V。

PL801C 可以搭配外部 DCDC 进行供电，此时 V_SYS 可以使用外部 DCDC 供电，从而大幅降低系统功耗。外部 DCDC 输出电压均值应当在 1.28V -1.4V，在此模式下输出电压纹波应小于 50mVpp。在此模式时主电源 VDD_BAT 电压应当在外部 DCDC 的输入范围(一般高于 2.4V 并且不高于 1616M 芯片的供电电压上限 3.6V)，具体可以参考下面的原理图中的 DCDC 部分。PL801C 芯片的主电源(VDD_BAT) 应该有足够输出，以满足 PL801C 芯片本身和外部有源模块(包括外部 LNA，有源天线)的功耗需求。主电源电压纹波应小于 50mVpp。VDD_BAT 处的电容需求见表 Table 7-1。

系统的备份电源(VDD_BCKP)其正常工作电压应当不低于 1.7V。芯片内部 VDD_BAT 向 VDD_BCKP 供电的二极管会在 VBAT 有电时将 VDD_BCKP 电压提升到(VDD_BAT-1.1V)附近。当使用低于 2.4V VDD_BAT 时，需要给 VDD_BCKP 供电，以保证其满足工作电压的需要范围。

D1 为可选的主电源输入端口处的电源双向防 ESD 器件，D1 其标称连续工作电压或 Vrwm 反向工作峰值电压建议不低于 3.6V 或略高于实际工作电压，D1 应当放在接口电源入口处以起到保护后面电路的作用。

在有些高压输入的产品应用中，系统上电时 VDD_BAT 会存在高压浪涌的情况，此时可以增加并联一个 3.6V 或 3.9V 的稳压二极管做短时简易的过压保护。

7.1.2 时钟晶体

为了确保性能，主时钟晶体建议采用 26Mhz 的 TCXO，主时钟晶体性能对于系统性能影响很大，建议选择-40/85° 范围内 0.5ppm 的 TCXO，次优选择-30/85° 范围内 0.5ppm 或者-40/85° 范围内 1.5ppm。此外 TCXO 的电源供电应当保证有滤波处理，如果条件允许可以使用独立的 LDO 给 TCXO 供电。

32K 晶体或外部 32K 时钟信号是否存在对于一般的定位精度和正常工作性能没有影响。32K/32.768KHz 晶振和备份电源在热启动有性能需求并且没有 AGNSS 网络辅助信息的应用中使用。32K 晶体的 Layout 部分也需要注意，见 7.2 部分中 32K 晶体相关内容。此外 PL801C 的芯片的 32K 可以由芯片外部时钟信号通过分压电阻调节幅度后提供，

本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com

如 Figure 7-1 中 32K_I 相关部分所示，使用该外部 32K 时钟信号时需要通过调节分压电阻使得 32K_I 的高电平幅度在 0.85V-1.2V，32K_I 的内部阻抗可认为高于 1M 欧姆。

7.1.3 射频通路

通常在有源天线或者板级干扰不大的应用场景中可以使用前置 LNA 加 SAW 的方案(如 Figure 7-2)，如果干扰较大(如 Figure 7-1)可以选择使用天线->SAW->LNA 的方案或者天线->SAW->LNA->SAW 方案。LNA 后隔直电容如空间受限考虑去除则建议和 LNA 厂商确认其 LNA 内部是否已经包含隔直。

芯片外总射频增益范围选择在 15-55dB。以一般 LNA 理想增益 18dB 计算，即支持 1, 2 或 3 个 LNA 级联(优先选择 1 级或 2 级 LNA)。注意如果使用有源天线增益则芯片外总射频增益计算时应当包含有源天线增益。

天线入口处可以考虑并联高频（>=2Ghz 即其电容建议 0.3pF 以下）双向 ESD 保护器件以防止静电对射频通路的影响。如果考虑成本也可以在输入隔直电容后使用 33nH 或者 47nH 的射频电感替代 ESD 二极管接地简易实现 ESD 保护。另外如果天线在如户外空旷等存在雷击可能的场景中使用，则建议考虑增加 TVS 等防止雷击设计。

7.1.4 IO 与接口

对于大多数场景，仅使用 UART0 TX/RX 与上位机通信即可，请注意 PL801C 的 UART TX 接 MCU 或者主机的 UART RX，而 PL801C 的 UART RX 接 MCU 或者主机的 UART TX。在部分应用中会用到其他 IO 引脚连接。UART TX/RX 上面可选择串联 47 或 22 欧姆电阻用于抑制干扰。外部可选增加并联到地的 10pF 电容进一步抑制干扰。

VDD_IO 可以通过上位机(如 MCU)IO 电平或主电源 VDD_BAT 提供，IO 的通信电平由 VDD_IO 决定。当通过上位机(如 MCU)IO 电平提供时则芯片的 IO 通信电平会和上位机相同。

在芯片上板的应用中，可选将芯片的 RST_N 复位管脚（该管脚内部上拉）接到主机 MCU 的一个 GPIO 上以比较方便的控制芯片复位。此时需要注意控制该复位管脚的通信电平不能超过 3.6V。同时如果主机 MCU 该通信电平明显低于 VDD_BCKP (如 1.8V IO 电平同时 VDD_BCKP 大于 2.6V)，则建议主机 MCU 使用高阻态释放复位信号，拉低进行复位的方式进行控制，以防止 1.8V 通信电平对于芯片复位信号过低的情况。

RST_N 在芯片内部通过约 50k 欧姆由 VDD_BCKP 上拉。所以当芯片处于休眠状态时(此时 VDD_BCKP 为有效高电平)，请保持 RST_N 引脚的外部连接处于高阻状态而不能直接拉低，否则会有约几十 uA 的 VDD_BCKP 漏电，并且会导致热启动功能不完整，对芯片正常定位功能没有影响。

在部分干扰较大的场景应用中，电源与串口线可以在靠近外部接口处增加或预留串联的磁珠进一步抗干扰。

7.1.5 其他注意事项

1. **芯片的供电请务必不要接反，否则会造成芯片的永久损坏**。
2. **芯片的电压输入以及工作温度等请不要超过 10.1 章节规定的最大绝对额定值。**

本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com

3. **PL801C 芯片由于使用 WLCSP 封装形式，不建议使用金属镊子抓取芯片，建议使用塑料镊子抓取芯片。同时建议使用 SMT 机器焊接芯片，不建议使用手工方式焊接芯片。**

7.1.6 参考器件选型表

Table 7- 1 参考器件选型表

<table>
<tr><th>模块</th><th>器件名称</th><th>位号</th><th>选型建议</th><th>供应商</th><th>参考型号</th></tr>
<tr><td rowspan="4">射频通路</td><td>LNA 低噪放</td><td>LNA1</td><td>工作频率覆盖 1561-1602Mhz，至少覆盖 1572Mhz-15778Mhz。</td><td>艾为
卓胜微
英飞凌</td><td>AW15085DNR（低功耗）
AW5005DNR
MXDLN16TL(低功耗)
MXDLN14TP
BGA524N6</td></tr>
<tr><td>SAW 滤波器</td><td>SAW1，(SAW2)</td><td>带通频率覆盖 1561-1602Mhz，至少覆盖 1572Mhz-15778Mhz。</td><td>好达
村田
TST
卓胜微</td><td>HDF1588E-B5，
HDF1588E-B2，
SAFFB1G56KB0F0
TA1343A
MXDFG16A1</td></tr>
<tr><td>匹配电感</td><td>参见原理图中的各匹配电路中电感位号</td><td>高频或射频电感，对于封装尺寸无建议要求。</td><td>TDK
村田
顺络</td><td></td></tr>
<tr><td>天线 ESD</td><td>L4</td><td>一般在直接连接天线方案(如芯片上板应用)中使用，高频（>=2Ghz 即其电容建议 0.3pF 以下）双向 ESD 保护器件。低成本方案可以考虑试用 47nH 或者 33nH 的射频电感（需要做隔直处理）。</td><td></td><td></td></tr>
<tr><td>时钟晶体</td><td>TCXO 晶体</td><td>X1</td><td>主时钟晶体性能对于系统性能影响很大，建议选择 -40/85°范围内 0.5ppm 的 TCXO，次优选择 -30/85°范围内 0.5ppm 或者-40/85°范围内 1.5pmm。
尺寸没有严格要求。其他指标见下表所示。
<table>
<tr><th>项目</th><th>指标</th></tr>
<tr><td>长稳范围(综合考虑温度等因素，首次开机时的频偏值)</td><td><= 4ppm</td></tr>
<tr><td>单边带相位噪声@100Hz</td><td><-105 dBc/Hz</td></tr>
<tr><td>单边带相位噪声@1KHz</td><td><-120dBc/Hz</td></tr>
<tr><td>阿伦标准差 Tau=1sec</td><td><1ppb</td></tr>
<tr><td>G 灵敏度</td><td>2ppb/G</td></tr>
</table>
注: 晶体指标可以根据产品需求通过固件配置做部分调整。</td><td>KDS
EPSON
晶威特</td><td>1XXD26000MAA
1XXC26000MAA
TG2016SMN
WM4026M00018ZAJ
DSB211SDN（车规）
DSB211SP（车规）
TG2016SKA（车规）
TG2016SLA（车规）</td></tr>
</table>

本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com

模块	器件名称	位号	选型建议	供应商	参考型号
	32K 晶体	X2	负载电容建议首选 12.5pF 左右。	Seiko EPSON 扬兴晶振	SC-20S (12.5pF) X1A000061000200 YSX2012SK (12.5pF)
供电	外部 DCDC	U2	DCDC 输出电压均值应当在 1.28V -1.4V，在此模式下输出电压纹波应小于 50mVpp，输出电流能力应当大于 160mA，启动时间小于 2.5ms。	矽力杰 TI	SY8088IAAC TPS62A01DRLR
	电源输入电容		应当使用 X5R 或 X7R 贴片陶瓷电容。建议优先使用大于或等于 0402 的封装，在 PCB 布局确实受限的情况下可以考虑 0201 封装。精度 10%或 20%的 4.7uF 或者 2.2uF 及以上电容，额定电压 10V 或者 6.3V。	三星 村田	CL05A475MP5NRNC GRM155R61A475MEAAD
	电源 ESD	D1	可选的主电源输入端口处的电源双向防 ESD 器件，D1 其标称连续工作电压或 Vrwm 反向工作峰值电压建议不低于 3.6V 或略高于实际工作电压。		
电容	小容值电容	参见原理图中的各容值小于 100pF 的电容位号	主要为射频电路匹配电容，建议使用 C0G 或 NP0 的贴片陶瓷电容，封装没有限制要求,电压指标建议额定电压指标高于或等于 50V 的次优选择高于或等于 25V。电路接口处可选增加 33pF(电源)或 10pF（IO）的的电容用于干扰抑制。	村田 三星	
	一般性电容	参见原理图中的各容值大于等于 100pF 的电容位号	应当使用 X5R 或 X7R 贴片陶瓷电容。其中小于或者等于 1uF 的电容可以使用 0201 封装。此外所有去耦电容首选采用额定电压指标高于或等于 10V 或 6.3V，避免电容值不达标导致供电不稳的情况。	村田 三星	
接口	磁珠	参见芯片上板应用方案或模块外围方案中的接口部分磁珠位号	使用 1K 欧姆@100Mhz 或者 600 欧姆@100Mhz 的磁珠，额定电流建议大于 100mA。	村田 顺络	BLM03AX601SN1D BLM15AG102SN1D PZ1005U601-R45TF
	电阻	参见原理图中接口 IO 上的串联电阻位号	47 或 22 欧姆电阻，具体阻值以不影响正常通信为准，对于精度，功耗和尺寸没有特别要求，仅做信号线抑制干扰作用。		

本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com

7.1.7 应用原理图

Figure 7-1 PL801C 芯片上板应用原理图

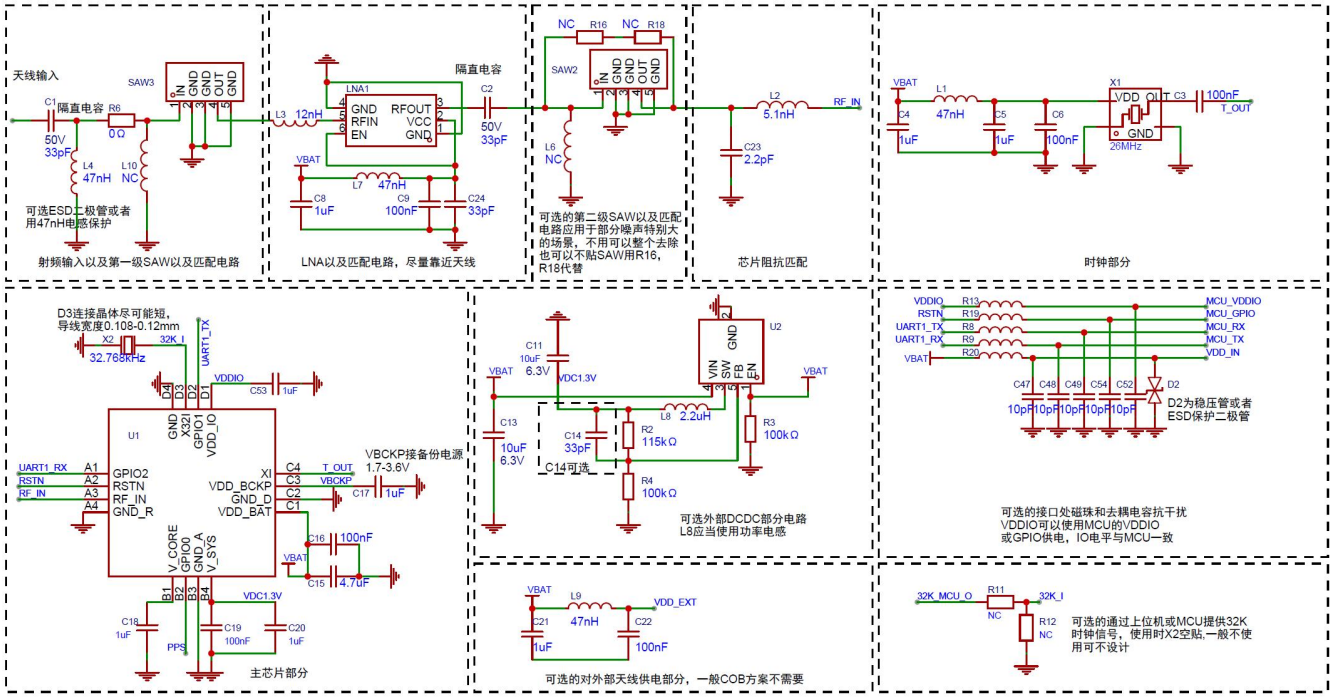
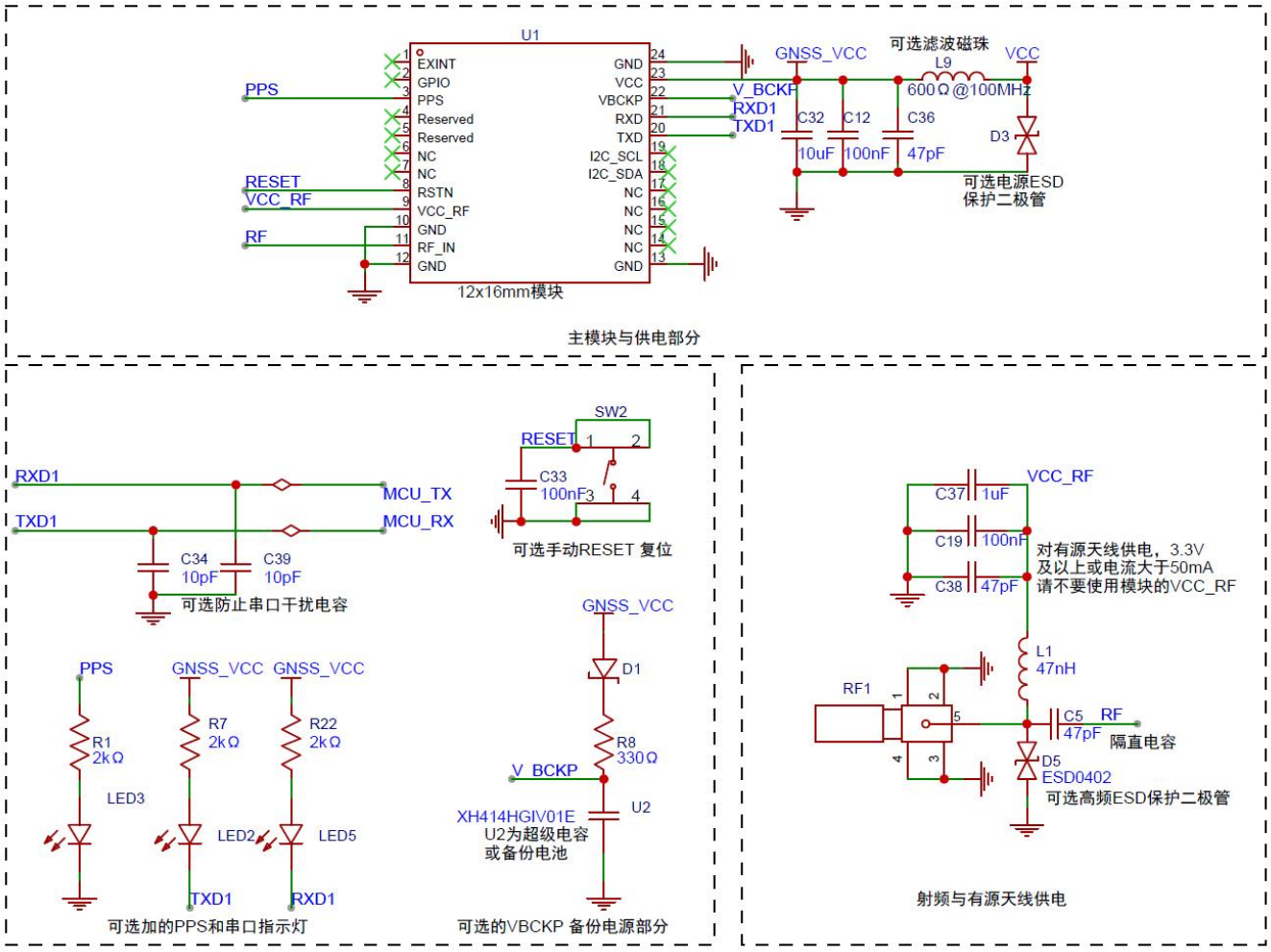


Figure 7-2 PL801C 参考模块以及模块外围方案

本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com



7.2 PCB Layout 建议

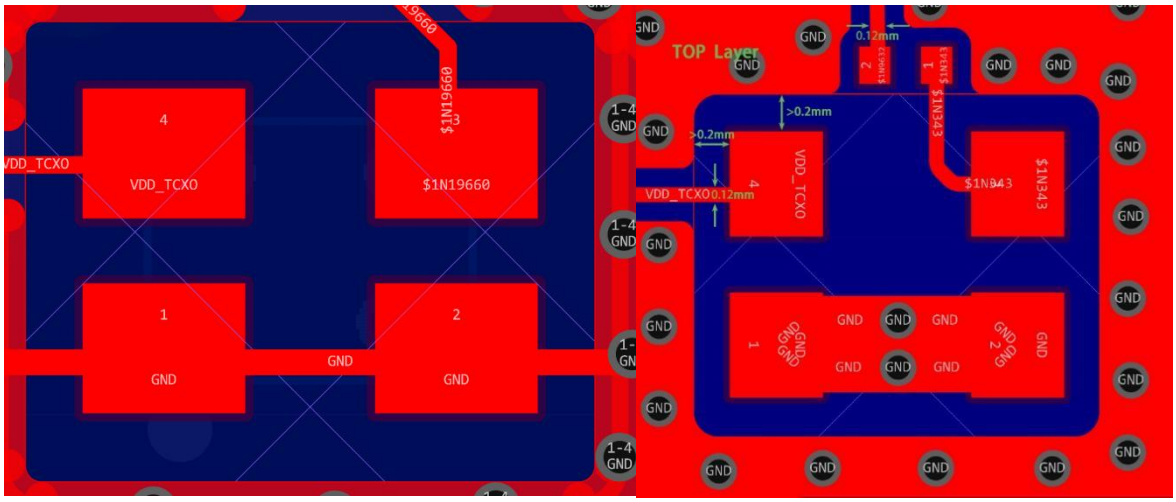
PL801C 的一些推荐 PCB Layout 建议：

1. 所有去耦电容都需要放置在尽可能靠近相应芯片引脚的位置。去耦电容典型值为 1uF 至 100nF，高频干扰较大的情况下可以考虑增加 33pF 或者 47pF 减少高频干扰。所有的去耦电容都建议采用陶瓷贴片电容。优先将小容值去耦电容更靠近芯片引脚摆放。

2. 尽量减少对 TCXO 的热影响。请为 TCXO 预留足够的禁布区域。时钟稳定性对于性能非常重要。TCXO 与热源（PA 或 PMIC）需要保持 10mm 以上的距离。4 层 PCB 的 TCXO 周围的上方 2 层需要禁止布线和铺地（TCXO 下方以及周围的地金属铜皮与 TCXO 引脚保持>=0.2mm 的距离），采用地线共地。数字或其他电源走线应避免放置在 TCXO 下方或附近。为 TCXO 时钟和电源跟踪布线使用最小宽度（约 0.1mm）以减少热影响。1.5ppm 26Mhz TCXO 满足规范，0.5ppm TCXO 是更好性能的理想选择。

本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com

Figure 7- 4 TCXO PCB 布局参考(2 种顶层参考方案，内 1 层禁布区域同顶层区域)



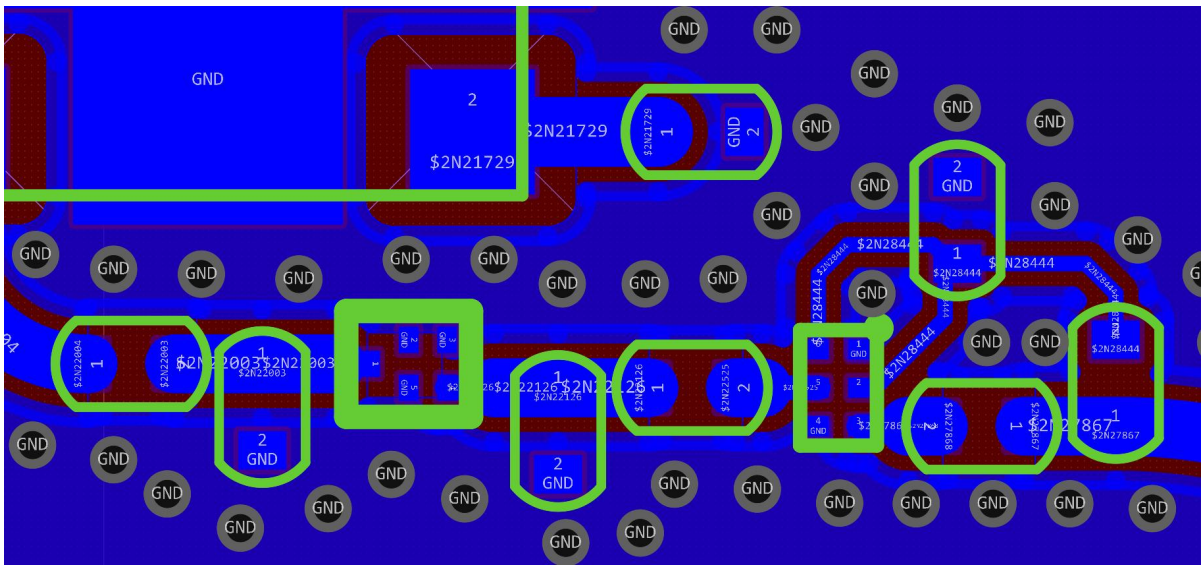
3. 无源天线到第一级 LNA 器件间的部分的射频线路对于射频性能影响最大，需要尽可能控制距离近一些，避免干扰信号和衰减。

4. 射频线路需保持 50ohm 的阻抗匹配并尽可能短。数字或电源线路应避免放置在射频线路下方或附近，保持参考面完整以减少干扰。射频线路应避免过孔和较长以及直角的走线。射频线路周围应当有足够的地过孔屏蔽。射频线路宽度应当尽可能保持一致，应当避免经过射频线路上焊盘大小与射频线路宽度差异较大的情况。

5. 建议使用 4 层 PCB 设计，第一层用于器件摆放，射频线路，时钟线路等关键线路尽量将数字线路避开射频和时钟线路或有完整的地隔离开。第二层可以作为完整的参考地平面。第三层作为电源层或者地平面并布局电源或数字信号线。第四层可以作为地平面并布局电源或数字信号线。此外可以采用第三层作为完整的参考地平面，第一层射频线路下面第二层不铺铜的设计方案。射频和时钟部分的下面避免布线。铜皮到射频线路距离以及射频线路到参考平面的距离都会影响射频匹配。可以采用更换参考地平面以及调整铜皮到射频线路距离从而改变匹配的方法。

本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com

Figure 7-5 射频线路 Layout 与地孔参考图



6. 32K 晶体与芯片对应 PIN 之间的走线寄生电容应当确保尽可能小(建议小于 0.3pF)。可以通过: (1)尽可能短的走线长度(建议 32K 焊盘到 PIN 的走线长度小于 0.9mm)，(2)走线尽可能细(建议 0.12mm 左右)，(3)该走线到地间距适当增大(如大于等于 0.178mm)或者走线下禁止铺铜。

7. 串口 UART TX 以及 UART RX 的线路应当远离 26MHz 主时钟信号线和射频路径，其线路最好做包地和地孔屏蔽处理，并且减少串口信号线在顶层的走线距离。

本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com

8. 模拟功能

8.1 GNSS 射频接收器

PL801C 集成了一个高性能 L1 GNSS 射频接收器，并具备集成的低噪声放大器 (LNA) 放大单端输入并将放大信号转换为差分输出，以实现更好的噪声和线性度权衡。

8.2 晶体振荡器

PL801C 建议使用 TCXO 以获得更好的性能。

PL801C 包含一个集成的晶体振荡器驱动电路，用于驱动无源 26 MHz 晶体。这个晶体振荡器(X26M)为频率合成器提供参考频率。时钟信号的启动时间约为一毫秒。

32 kHz 环形振荡器(ROSC32K)是默认的 32K 参考时钟源，32 kHz 晶体振荡器(X32K)可选择为 RTC 和 Always-on 逻辑电路提供参考频率。X32K 或 ROSC32K 均可作为 RTC 的参考时钟。32K 时钟信号对于一般的定位精度和正常工作性能没有影响。

TCXO 和 32K 晶体的选型建议见 7.1.2 章节的内容。

本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com

9. 数字功能

9.1 看门狗

PL801C 具有内部看门狗硬件。软件定期向看门狗提供数据。如果看门狗没有被嵌入式软件及时处理，看门狗将重置整个芯片的绝大部分。

9.2 计时器

PL801C 包括两个通用定时器和一个低功耗 RTC 定时器。

两个通用的 32 位定时器，Timer0 和 Timer2。Timer0 和 Timer2 的参考频率可选源为 32 kHz、26 MHz 和 131MHz。所有定时器都具有中断功能和内部时钟源分频器。

低功耗 RTC 定时器在外部晶体或内部(默认)环形振荡器 32 kHz 时钟频率运行。它运行在 Always-On 电源域中，不受 Sleep 模式切换的影响。外部 32 kHz 晶体用于保持比内部环形振荡器 (ROSC32K) 更精确的定时。如果有 AGPS/AGNSS 或者不关心热启动时间，外部 32kHz 晶振可以省略。

本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com

10. 电气特性指标

注意: 本节中当前列出的值是初步测量值，可能会发生变化。

10.1 最大绝对额定值

超出下列出的绝对最大额定值可能会对设备造成永久性损坏。长时间暴露在绝对最大额定条件下可能会影响设备的可靠性。

Parameter	Description	Min.	Max.	Unit
VDD_BAT	主电源电压	-0.3	3.6	V
PRX	射频输入功率	-	10	dBm
TSTR	储存温度	-40	150	°C
Tj	结温	-40	125	°C

10.2 建议工作条件

Parameter	Description	Min.	Typ.	Max.	Unit
VDD_BAT	主电源电压	1.7	3.3	3.6	V
VDD_IO	IO 电源电压, 1.8V 电平	1.62	1.8	1.98	V
	ViL Input low voltage			0.6	V
	VhL Input high voltage	1.2			V
	VoL Output low voltage			0.4	V
	VoH Output high voltage	VDDIO-0.4			V
	IO 电源电压, 2.5V 电平	2.25	2.5	2.75	V
	ViL Input low voltage			0.7	V
	VhL Input high voltage	1.7			V
	VoL Output low voltage			0.4	V

本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com

Parameter	Description	Min.	Typ.	Max.	Unit
	VoH Output high voltage	VDDIO-0.4			V
	IO 电源电压, 3.3V 电平	2.97	3.3	3.63	V
	ViL Input low voltage			0.8	V
	VhL Input high voltage	2			V
	VoL Output low voltage			0.4	V
	VoH Output high voltage	VDDIO-0.4			V
VDD_BCKP	Always-On 电源电压	1.7	3.3	3.6	V
TOPR	工作温度	-40	-	85	°C

10.3 直流电气特性

指标	描述	最小	标准	最大	单位
V_SYS	SYS LDO 输出电压范围	1.2	1.25	1.5	V
V_CORE	CORE LDO 输出电压	0.85	0.9	0.95	V
Active 模式电流, L1 频段	L1 跟踪，不计外部 LNA 和 TCXO	-	22.5	-	mA
Sleep 模式电流	-	-	14	-	μA

10.4 晶体和参考时钟指标

指标	描述	最小	标准	最大	单位
Frequency	晶体和参考时钟输入频率	-	26	-	MHz
Tolerance	时钟频率误差范围	-10	±0.5	+10	ppm
XI 电压	XI 输入时钟信号电压范围	-0.3	-	1.1	V
XI Vpp	XI 输入时钟信号峰峰值范围	0.5		1.4	V

10.5 ESD 指标

说明：在下面指标试验后芯片的信号接收与处理功能可以正常工作。

本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com

指标	描述	最小	标准	最大	单位
CDM	Charged-Device Model	-	500	-	V

本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com

11. 封装信息

Figure 11- 1 CSP16 1.62 x 1.62 mm 封装信息

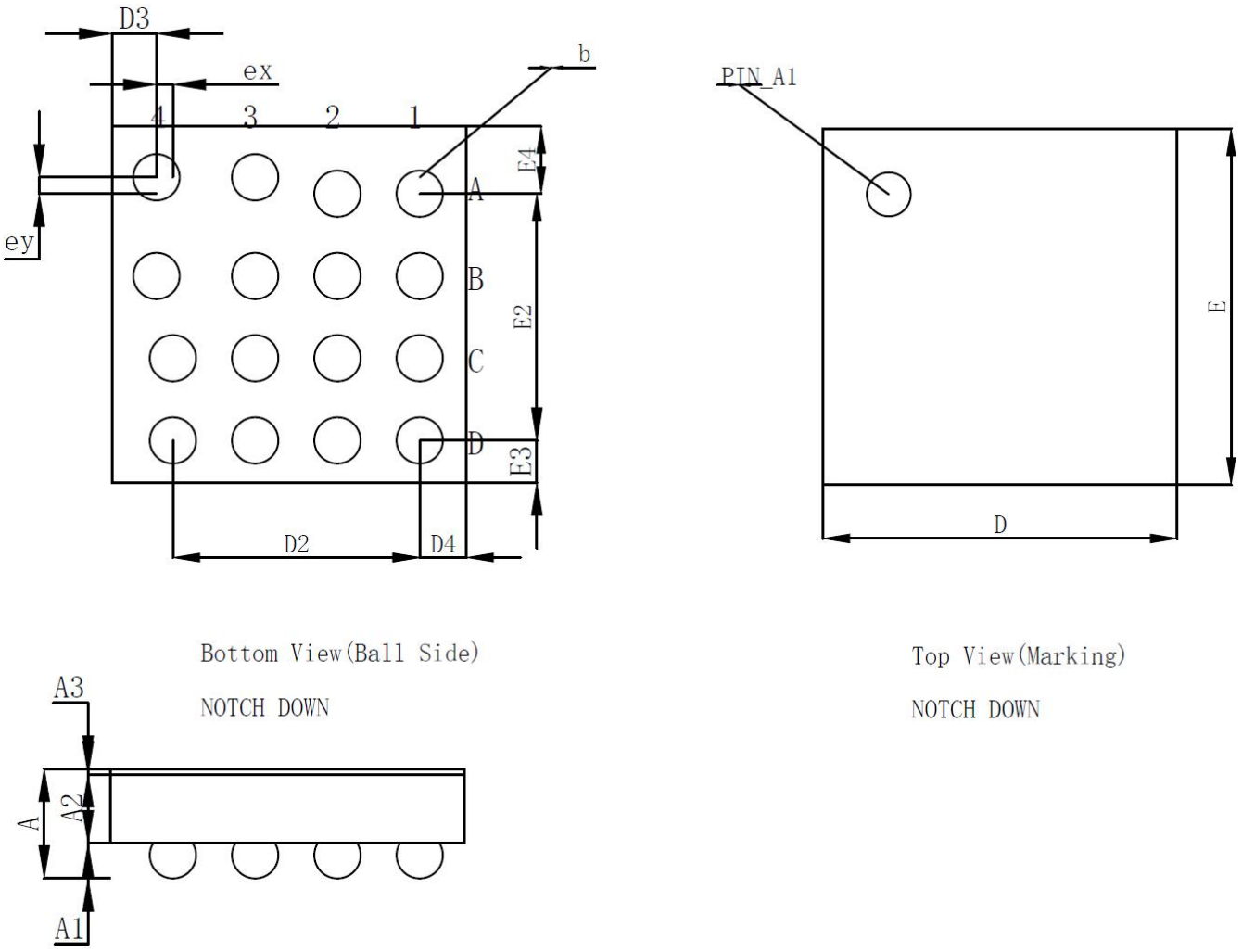


Table 11- 1 CSP16 封装尺寸

项目	标记	标准尺寸(um)	误差范围(um)
Body Size (X)	D	1615	+/-25

本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com

项目	标记	标准尺寸(um)	误差范围(um)
Body size (Y)	E	1624	+/-25
Ball Pitch (X)	eX	75	N/A
Ball Pitch (Y)	ey	75	N/A
Edge Ball Center to Center (X)	D2	1125	N/A
Edge Ball Center to Center (Y)	E2	1125	N/A
Edge Ball Center to Package Edge (X)	D3	202	NIA
Edge Ball Center to Package Edge (Y)	E3	192	N/A
Edge Ball Center to Package Edge (X)	D4	213	N/A
Edge Ball Center to Package Edge (Y)	E4	307	N/A
Total Thickness	A	500	+/-37.5
Wafer Thickness	A2	315	+/-12.5
Back Side Coating	A3	25	+/-5
Ball Diameter (Before Reflow)	B	200	N/A
Ball Diameter (After reflow)	b	210	+/-20
Ball Height	A1	160	+/-20
Ball Count	n	16	N/A

© 2024 Polaris Corporation

本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com

12. 订单信息

Table 12- 1 订单信息

Part Number	封装	Flash	工作温度	包装方式	最小订购量 (MOQ)
PL801C	1.62mm x1.62 mm CSP16	No	-40 to +85°C	托盘和卷边带	6000

本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com

修订历史

版本	日期	说明
1.6.1	2025/8/9	Init Version
1.6.2	2025/8/19	调整了 PIN MAP 和封装 ball 的位置
1.6.3	2025/10/24	修改 TCXO 推荐型号
1.6.4	2025/10/24	优化了参考原理图
1.6.5	2025/11/4	修改了参考原理图中的笔误，修改了文中的部分轻微笔误
1.6.6	2026/7/31	修改 6.2 和 6.3 中关于电源的描述

本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com

Copyright

© 2024 Polaris Corporation. The term “Polaris” refers to Polaris Corporation and/or its affiliates. This document contains information that is proprietary to Polaris. Any unauthorized use, reproduction or disclosure of this document in whole or in part is prohibited.

Disclaimer

The documentation is provided on an "as-is" basis only. Polaris reserves the right to make any updates, corrections and any other modifications to its documentation without further notice and limitation to product information, descriptions, and specifications herein. Polaris does not give warranties as to the accuracy or completeness of the included information. Polaris shall have no liability for any use of the information in this documentation. You should obtain the latest relevant information before placing orders and should verify that such information is current and complete. Information published by Polaris regarding any third-party products does not constitute a license to use such products or a warranty or endorsement thereof. Use of such information may require a license from a third party under the intellectual property rights of such third party, or a license from Polaris under the intellectual property rights of Polaris.

Trademarks

Polaris, the POLARIS logo and combinations thereof are trademarks or registered trademarks of Polaris. All other product or brand names mentioned herein are trademarks or registered trademarks of their respective holders.

Polaris Corporation

Room 210, 22 Boxia Rd, Pudong New District
Shanghai 201203
China

http://www.polarisgnss.com

本规格书由 铄泓科技 SH-MEMS 提供 · 联系人:李生 13632956297 · shop.sh-mems.com